

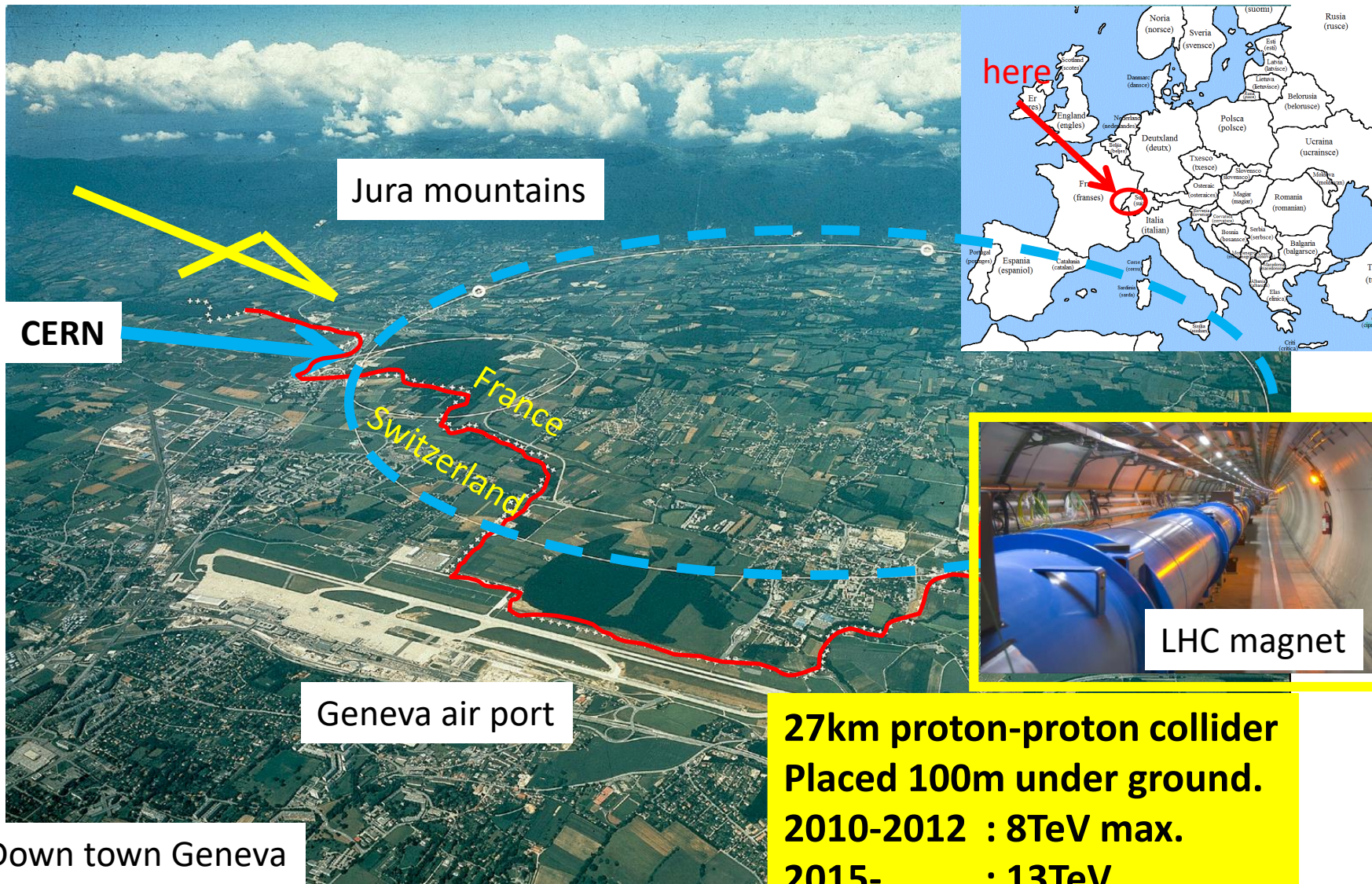


HL-LHC ATLAS実験の内部飛跡 検出器に用いる半導体検出器

Koji Nakamura (KEK)

On behalf of ATLAS ITK Pixel group

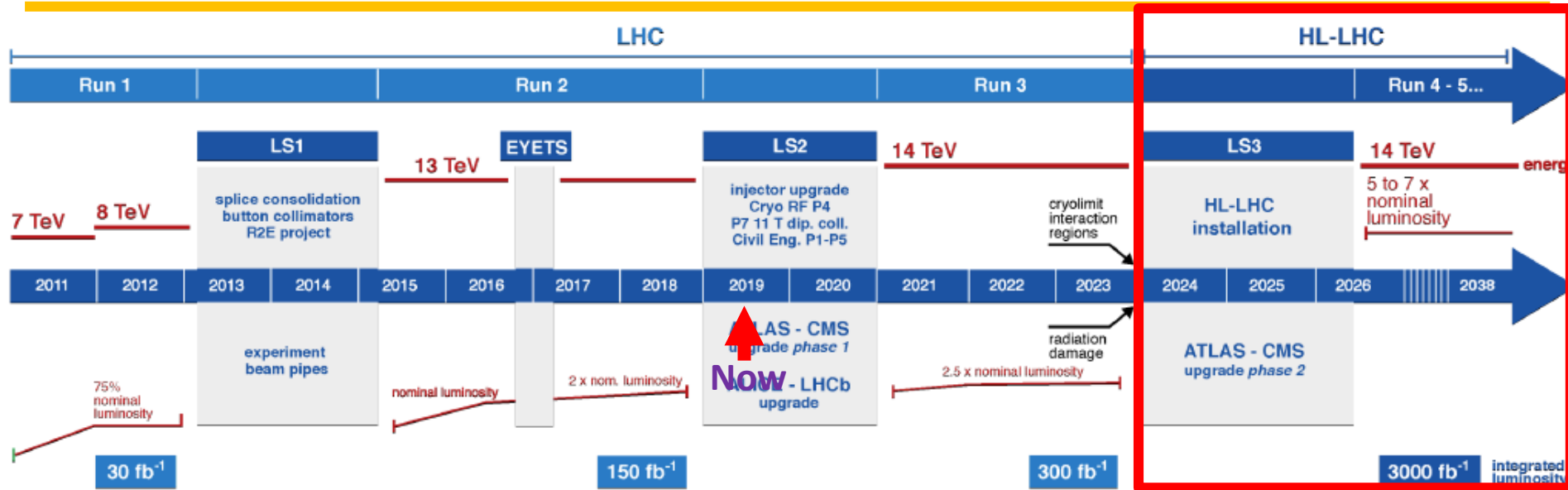
Large Hadron Collider (LHC)



Down town Geneva

27km proton-proton collider
Placed 100m under ground.
2010-2012 : 8TeV max.
2015- : 13TeV

LHC実験→HL-LHC実験



- 2018年のRunが終わり**147fb⁻¹**のデータが収集完了。現在はLS2(long shutdown2)中。
- LS2後は3年間で150fb⁻¹とり>13TeVで**300fb⁻¹**の予定
- LS3で検出器アップグレード2026年からHigh Luminosity LHC (HL-LHC)開始で**3000fb⁻¹**を目標
 - エネルギーは14TeV
 - 瞬間ルミノシティはleveling 後で5-7x10³⁴cm⁻²s⁻¹

物理の動機

- 300 → **3000 fb⁻¹**でわかる事

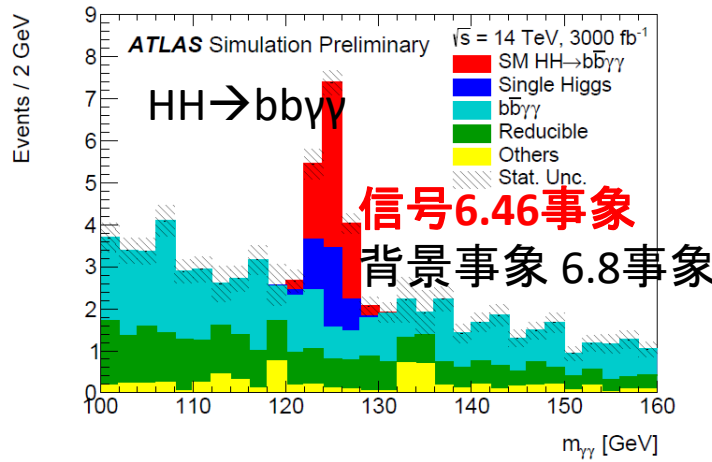
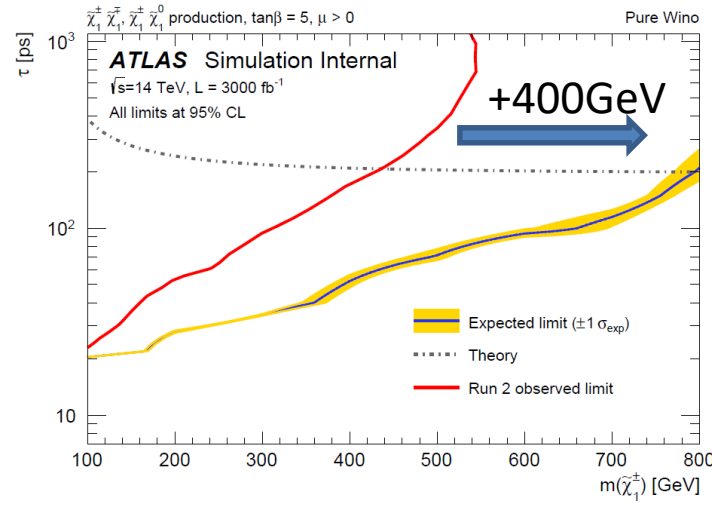
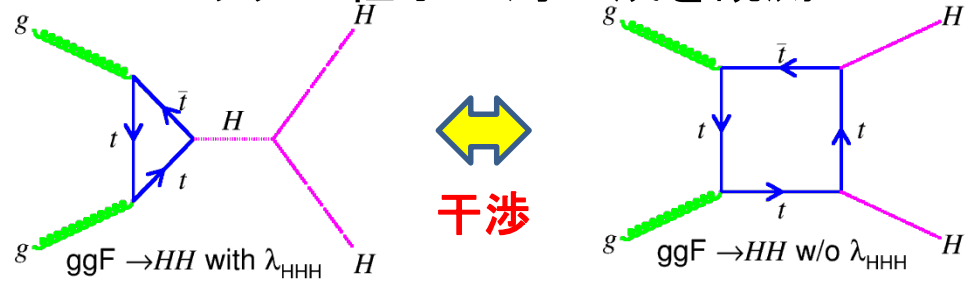
- New Physics

- 特に弱相互作用で生成するBSM
- 質量が縮退したモデル(長寿命)
 - 例、 $\Delta m = 160 \text{ MeV}$ Pure Wino
 - 95% C.L. lower limit 400 GeV → 800 GeV
 - # of expected signal @ 800 GeV : **11.9 event**

- Higgs measurement

- カップリングの精密測定
- 稀崩壊の発見 ($H \rightarrow \mu\mu$ など)
- **自己結合の観測**

ヒッグス粒子の対生成を観測

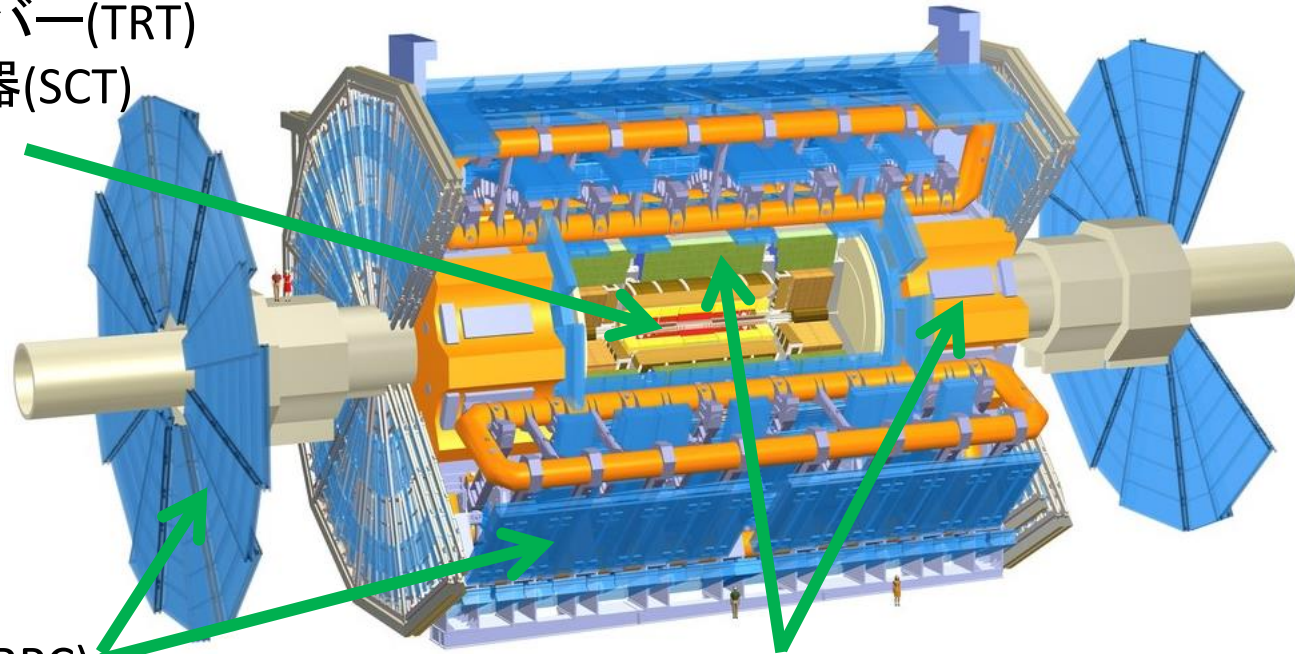


これから15-20年でこれらの物理が解明できるのはHL-LHCだけ

検出器アップグレード

内部飛跡検出器

ストローチューブチェンバー(TRT)
シリコンストリップ検出器(SCT)
ピクセル検出器(Pixel)



ミュー粒子検出器

トリガーチェンバー(TGC, RPC)
ドリフトチューブチェンバー(MDT)
[トロイドマグネット]

カロリメータ

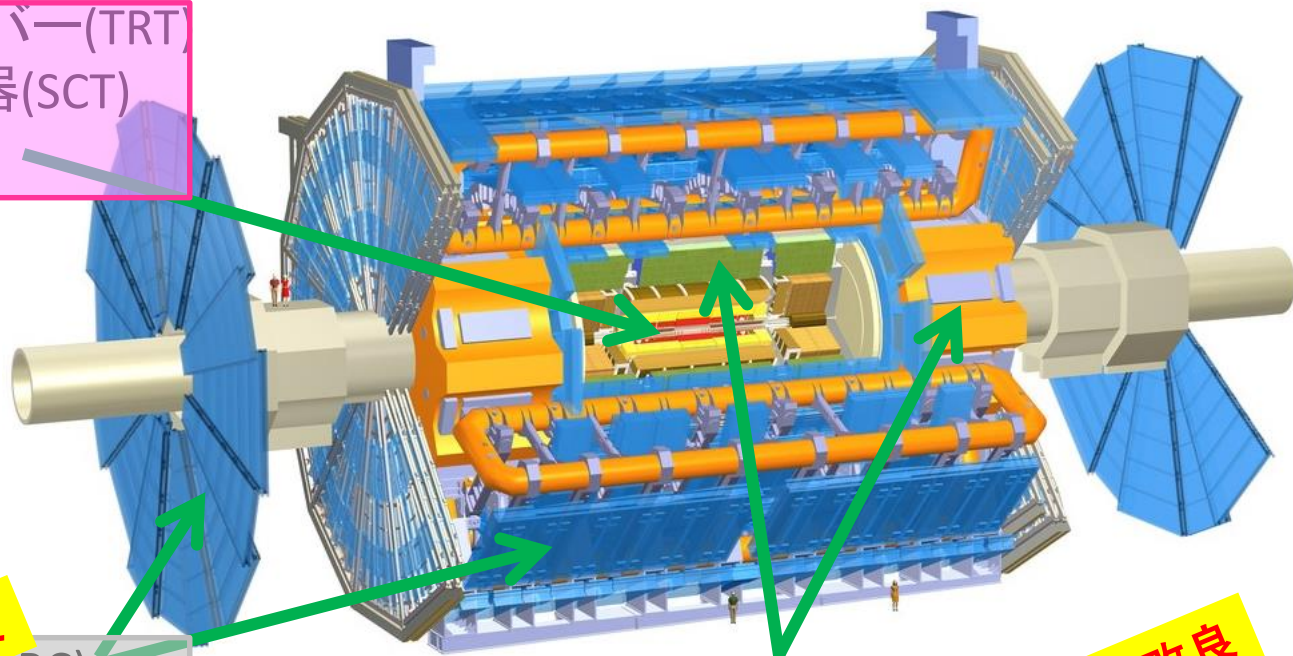
LAr 電磁カロリメータ
ハドロンカロリメータ
前方カロリメータ
[ソレノイドマグネット]

検出器アップグレード

内部飛跡検出器

ストローチューブチェンバー(TRT)
シリコンストリップ検出器(SCT)
ピクセル検出器(Pixel)

総入れ替え！
すべてシリコン検出器



ミュオン粒子検出器

トリガーチェンバー(トリガーRPC)
ドリフトチェンバー(MDT)
[トリガーマグネット]

トリガーロジックの改良

フレキシブルなトリガーシステム

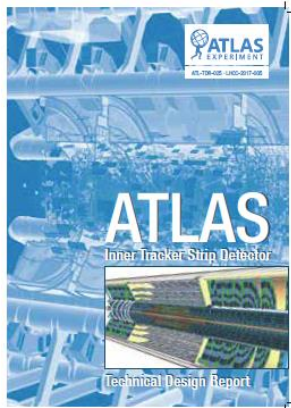
カロリメータ

LA
シリコンカロリメータ
前方カロリメータ
[ソレノイドマグネット]

読み出しエレキの改良

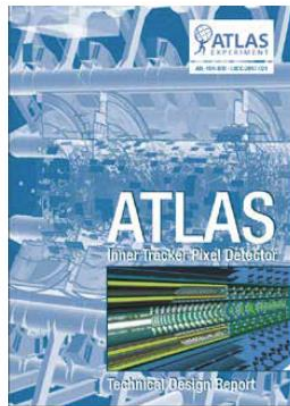
検出器の入れ替えは無し

Technical Design Report for HL-LHC



ITk strip tracker

Submission: Dec 2016
Approval: June 2017



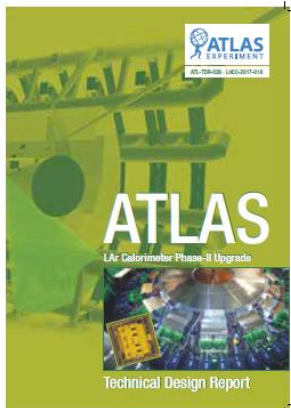
ITk pixel tracker

Submission: Dec 2017
Approval: April 2018



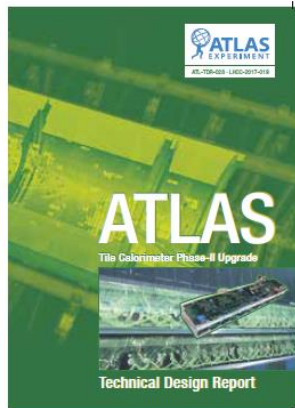
Muon spectrometer

Submission: July 2017
Approval: Dec 2017



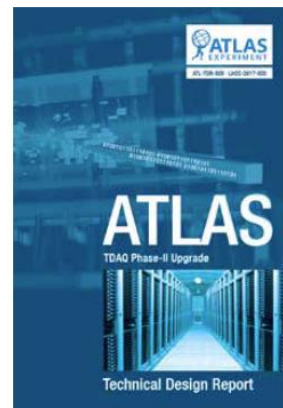
Liquid Argon Calorimeter

Submission: Sep 2017
Approval: March 2018



Tile Calorimeter

Submission: Sep 2017
Approval: March 2018



Trigger / Data Acquisition

Submission: Dec 2017
Approval: April 2018

- High Luminosity LHC 用の設計書が完成
 - いろいろな検出器部分の設計書が全6編

- 2018-2019年はシリコン検出器量産にむけた準備中

- 今年度中に量産準備を完了する予定。
 - 2020年から量産開始

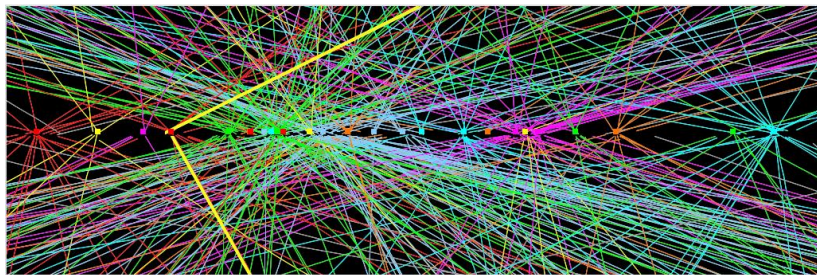
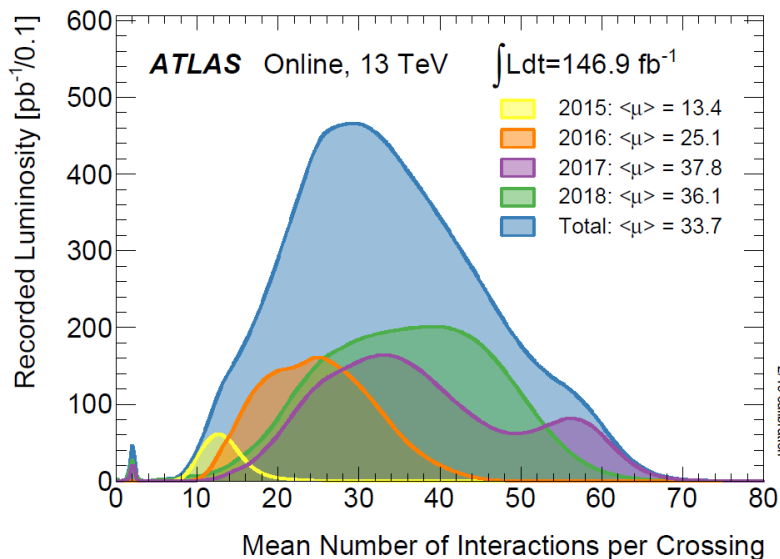
検出器アップグレード

事象あたりの陽子衝突数

現在まで ($2 \times 10^{34} \text{cm}^{-2} \text{s}^{-1}$)

平均10-60 衝突 (デザインは25)

$7 \times 10^{34} \text{cm}^{-2} \text{s}^{-1}$ では？



検出器アップグレード

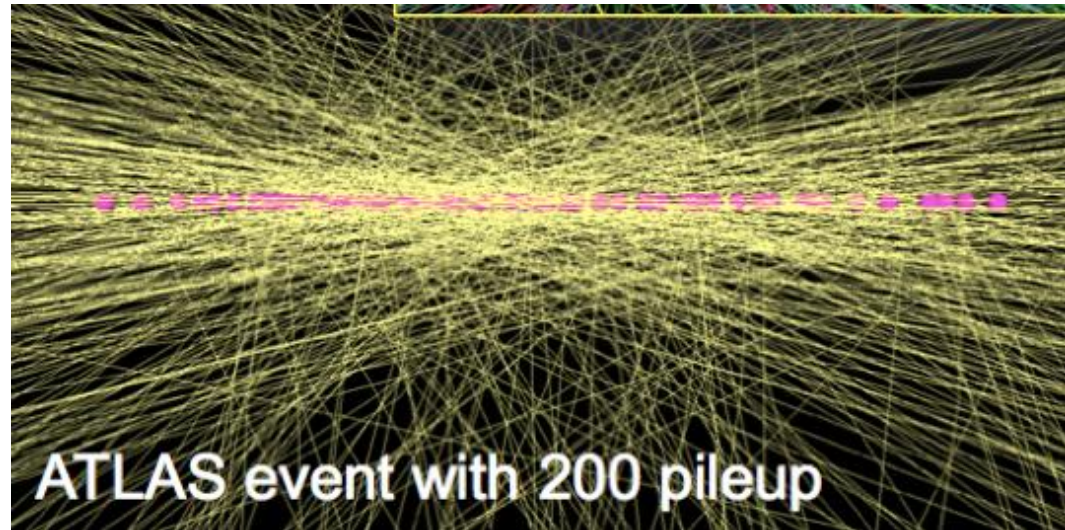
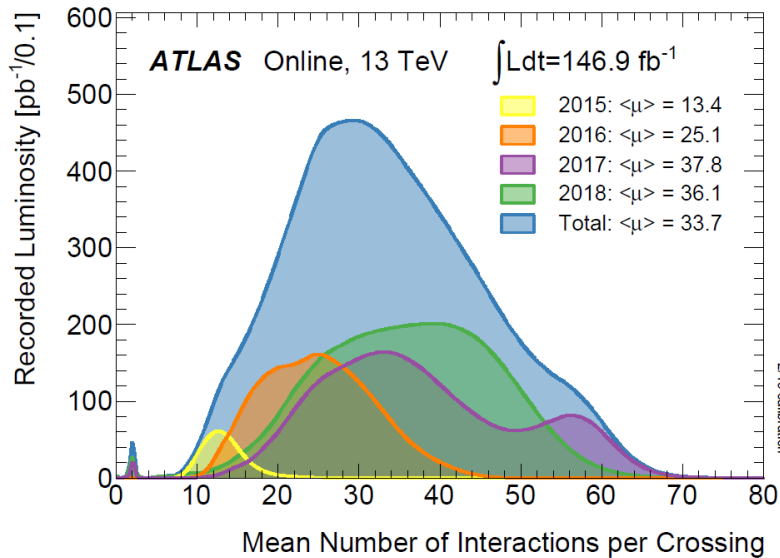
事象あたりの陽子衝突数

現在まで ($2 \times 10^{34} \text{cm}^{-2} \text{s}^{-1}$)

平均10-60 衝突 (デザインは25)

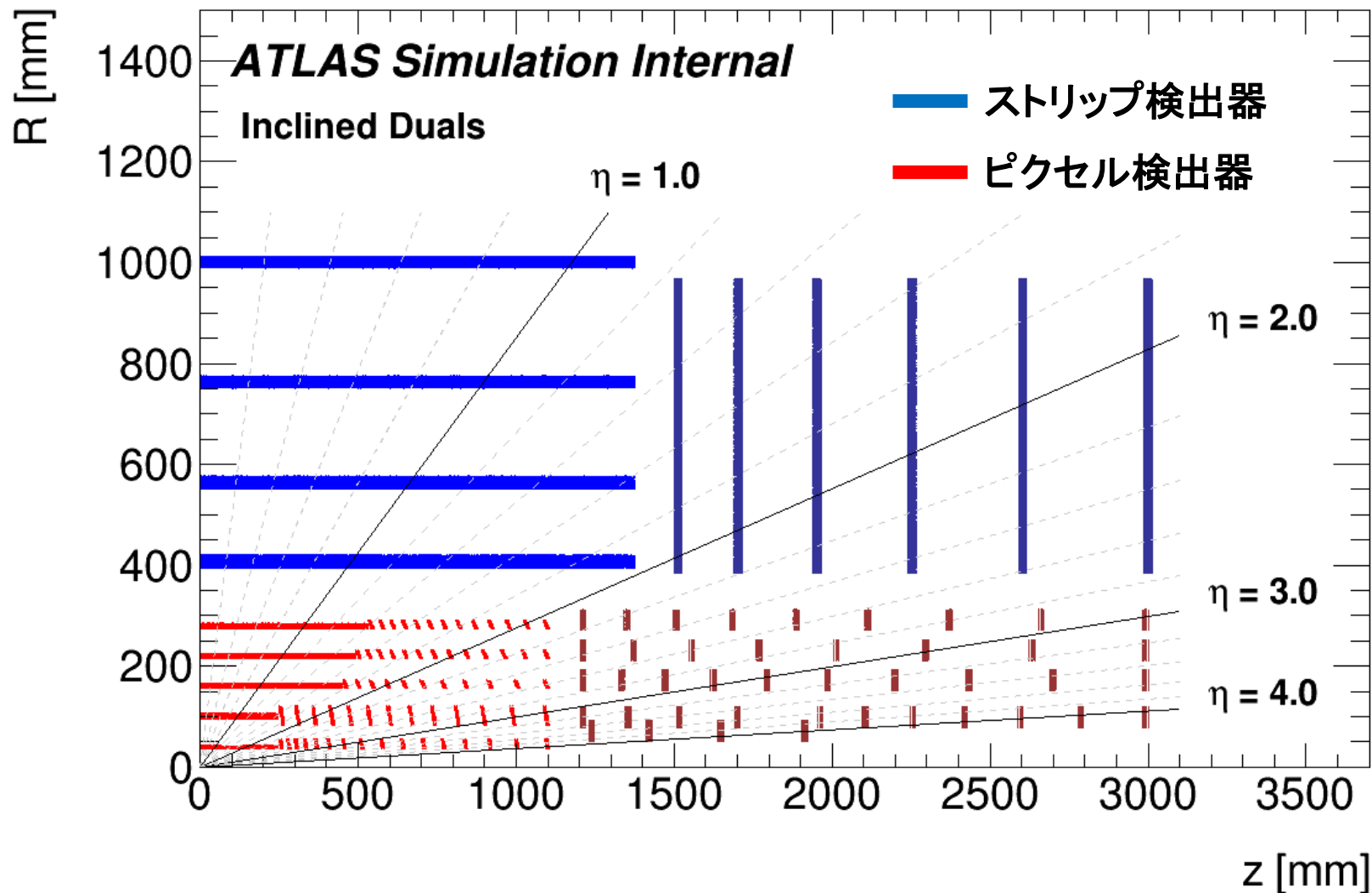
$7 \times 10^{34} \text{cm}^{-2} \text{s}^{-1}$ では？

平均140衝突



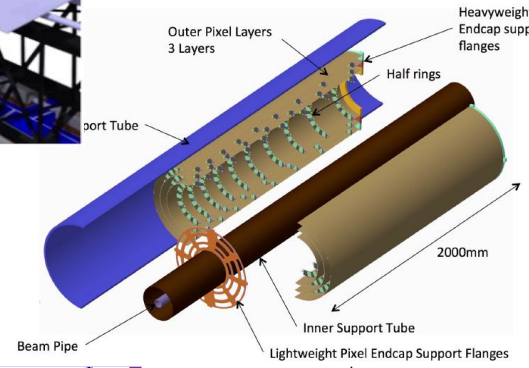
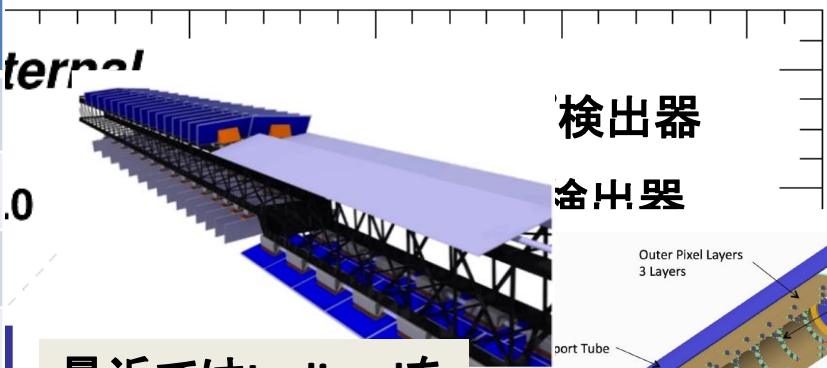
これを識別する検出器が必要！
特にトラッキングが重要

アップグレード(ITK)レイアウト

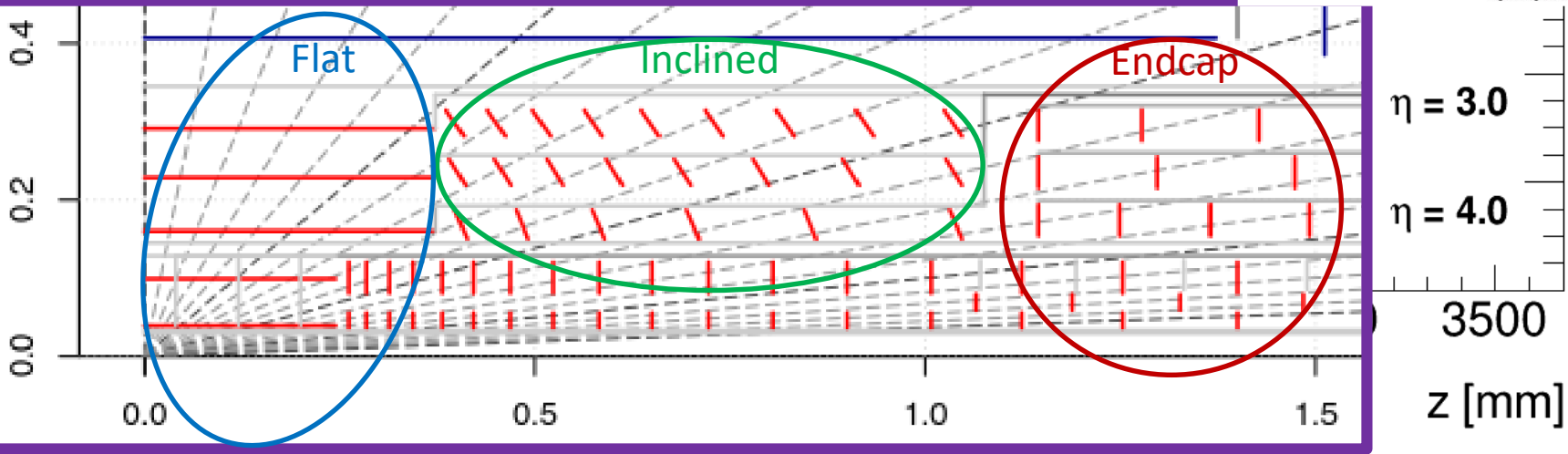
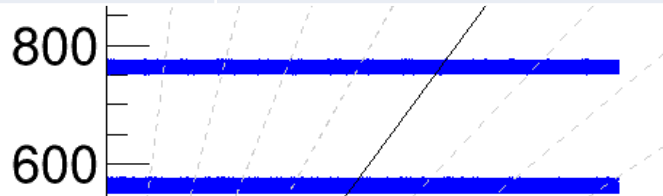


アップグレード(ITK)レイアウト

	検出器タイプ
1-2層目	3D検出器
3-5層目	● プラナー型検出器
オプション 2層目	薄いプラナー型
オプション 5層目	CMOSモノリシック型



最近ではInclinedをリングにする予定

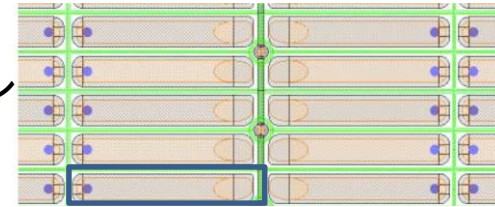


予想される性能と要求

ピクセルサイズ

- 現行検出器の1/5 (Z方向に)
- **50umx50um**
- ハイブリット型で最も細密ピクセル

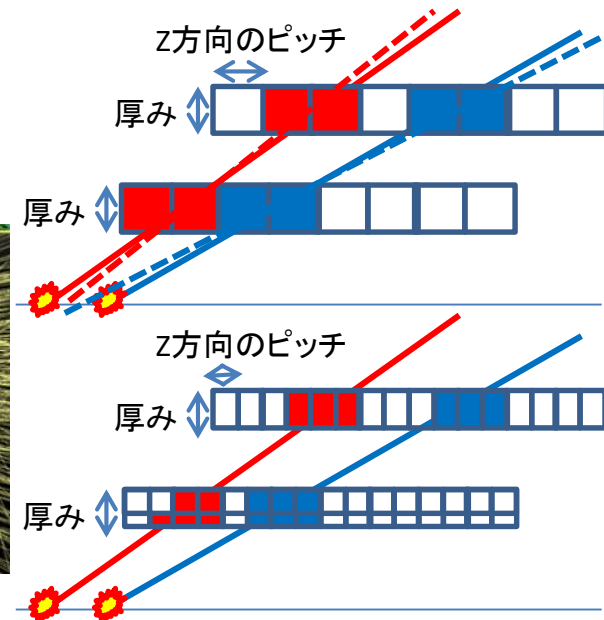
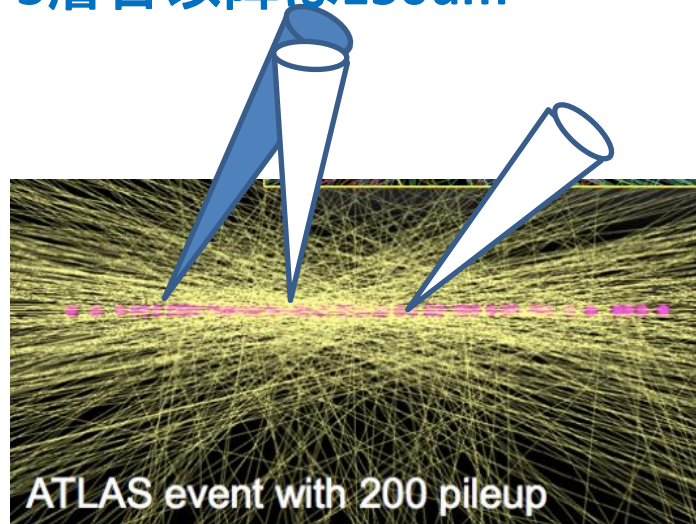
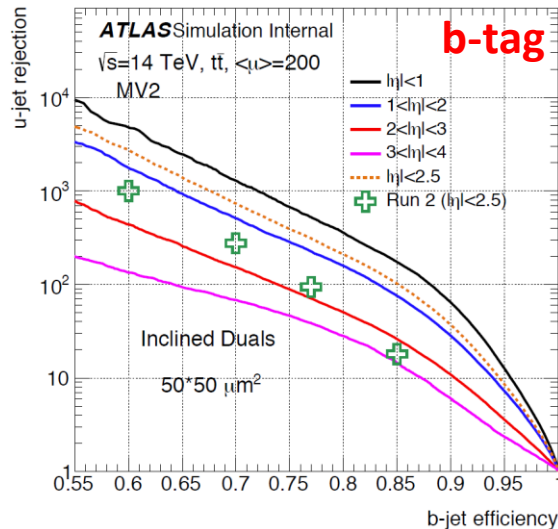
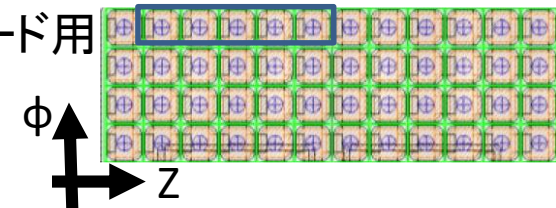
現行ピクセル



センサー厚

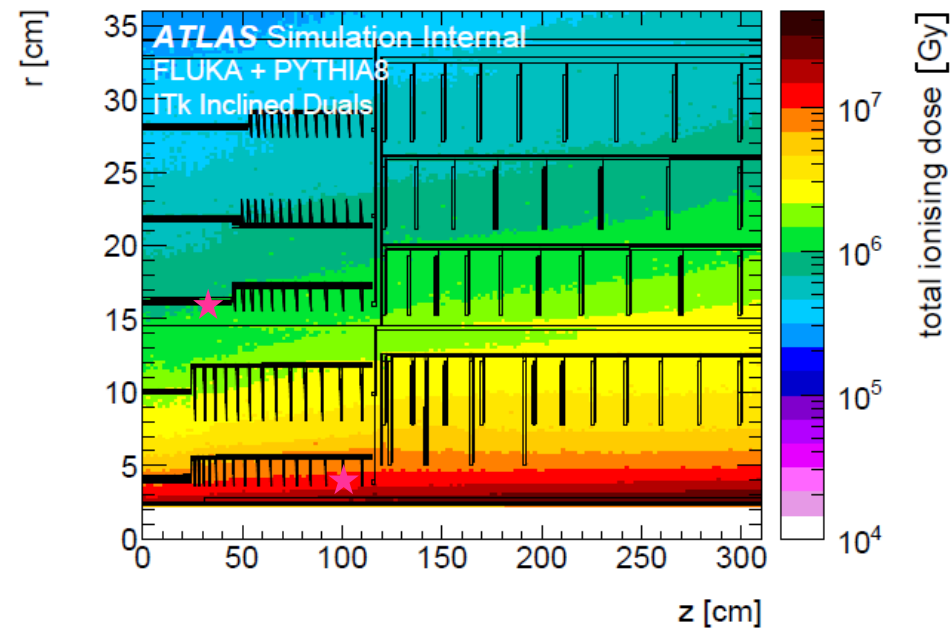
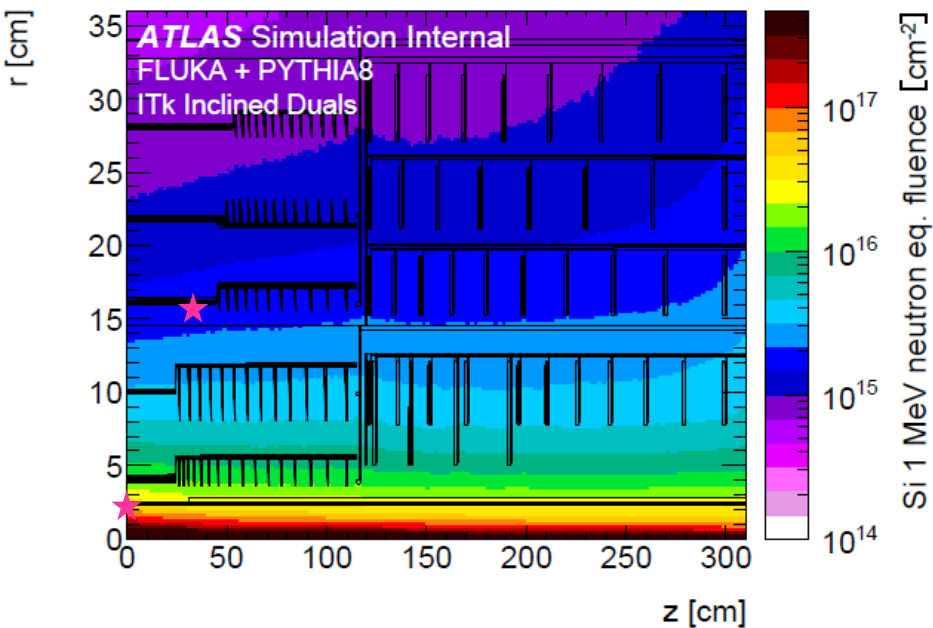
- 物質質量もそうだが、薄い方が占有率が下がる
- 生成電荷量との兼ね合い (100um で7keくらい)
- **1,2層目は100um 3層目以降は150um**

アップグレード用



放射線耐性

- 4000fb^{-1} で予想される放射線量
 - NIEL : 3層目 2.8×10^{15} neq / cm^2 最内層 2.6×10^{16} neq/ cm^2
 - TID : 3層目 1.6MGy 最内層 19.8MGy
- 1,2層目は 2000fb^{-1} で入れ替え予定

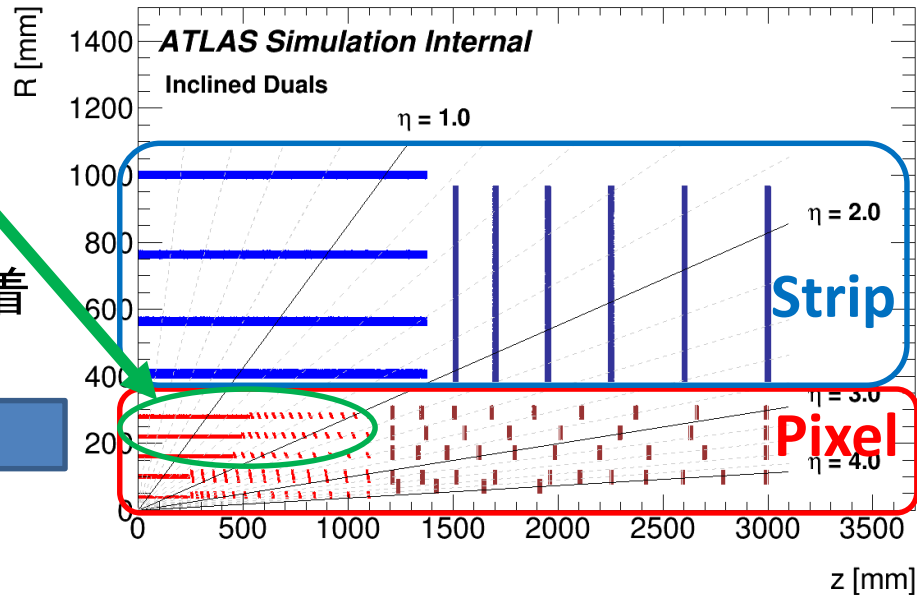


内部飛跡検出器のアップグレード

日本グループ：ピクセル検出器の開発

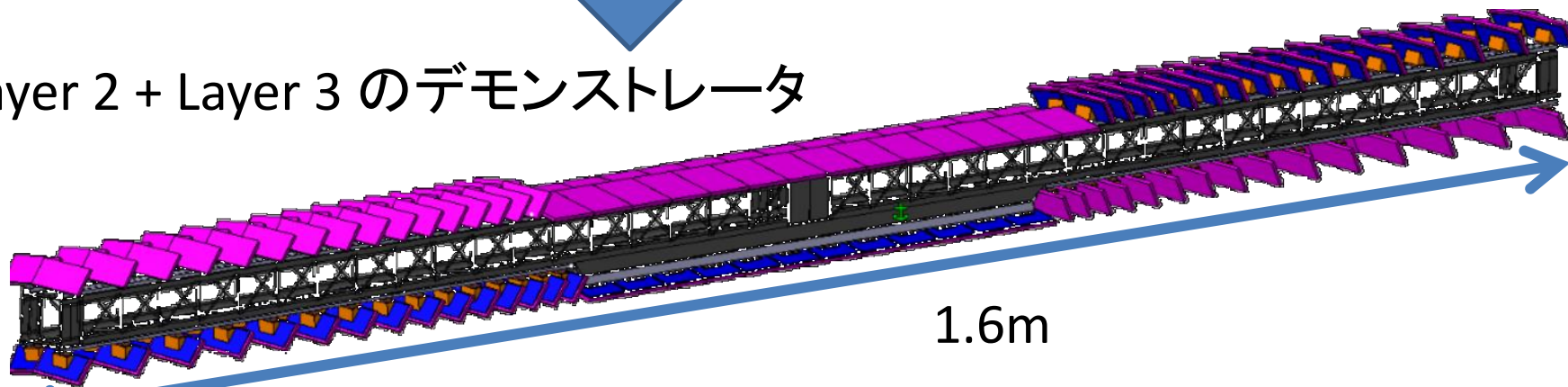
バレル部3-5層目を中心に開発

- 高効率なセンサーの開発
- 読み出しASICとDAQの開発
- モジュール化(バンプボンダ)
- Flex基板の設計、モジュールとの接着
- サポートフレームへのインストール



各ステップに対して
日本グループの多大な貢献

Layer 2 + Layer 3 のデモンストレータ



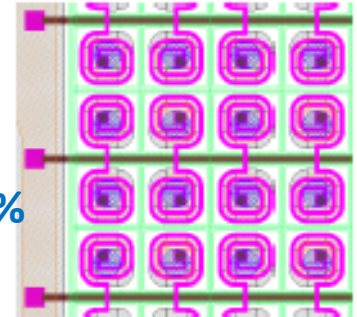
内部飛跡検出器のアップグレード

日本グループ：ピクセル検出器の開発

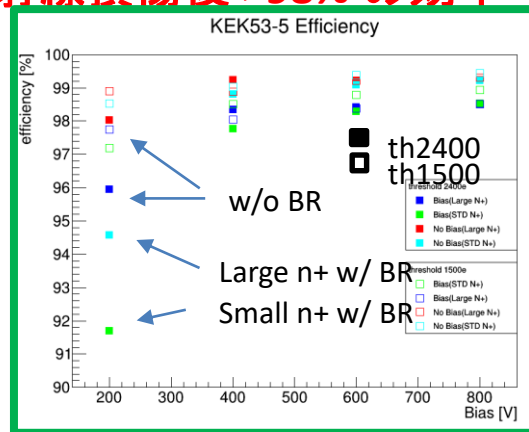
バレル部3-5層目を中心に開発

- 高効率なセンサーの開発
- 読み出しASICとDAQの開発
- モジュール化(バンプボンダ)
- Flex基板の設計、モジュールとの接着
- サポートフレームへのインストール

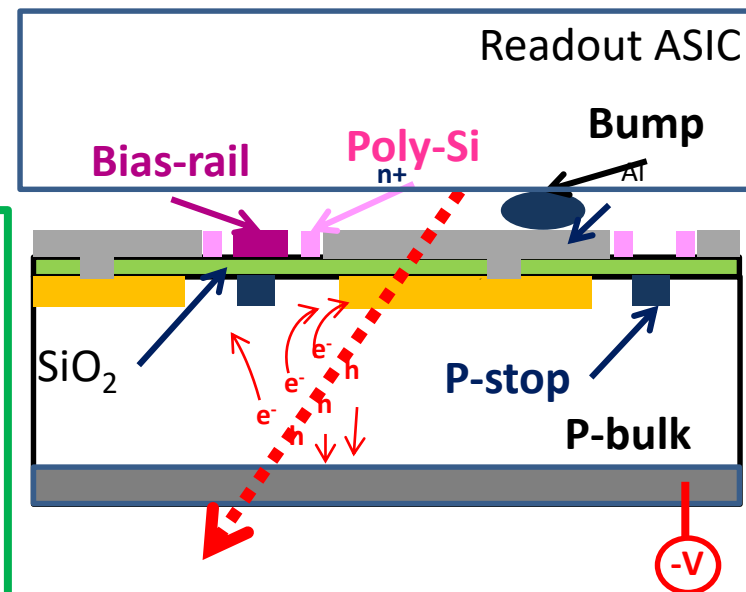
浜ホト製：n+ in p タイプ
 ピクセルサイズ：50umx50um
 効率要求：放射線損傷後 >97%
 ($3 \times 10^{15} n_{eq}/cm^2$)



テストビームによる効率評価
 陽子照射での放射線耐性試験
 →放射線損傷後 >98% の効率



プレーナタイプピクセルモジュール



内部飛跡検出器のアップグレード

日本グループ：ピクセル検出器の開発

バレル部3-5層目を中心に開発

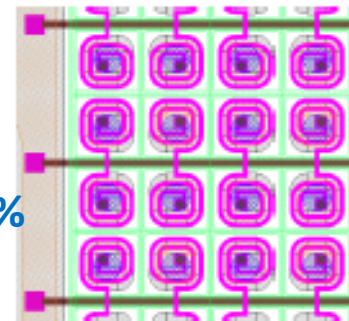
- 高効率なセンサーの開発
- **読み出しASICとDAQの開発**
- モジュール化(バンプボンダ)
- Flex基板の設計、モジュールとの接着
- サポートフレームへのインストール

浜ホト製：n+ in p タイプ

ピクセルサイズ：50umx50um

効率要求：放射線損傷後 >97%

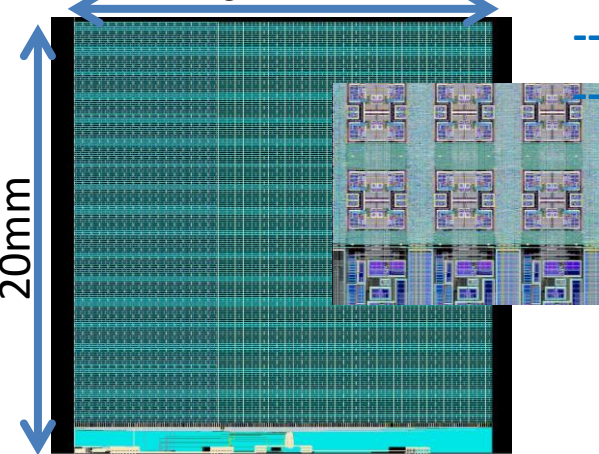
($3 \times 10^{15} n_{eq}/cm^2$)



RD53 コラボレーション
(ATLAS+CMS)

65nm CMOS技術

20mm

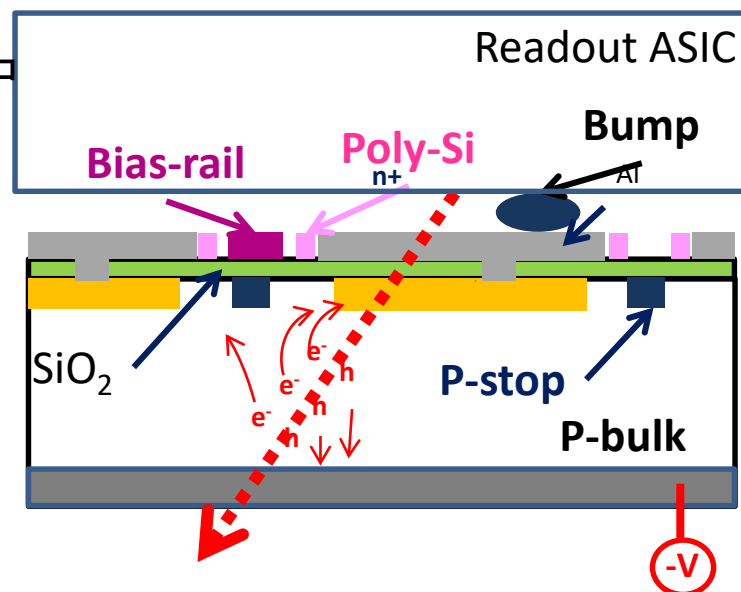


1/2サイズのプロトタイプが完成

モジュール化した評価が進行中

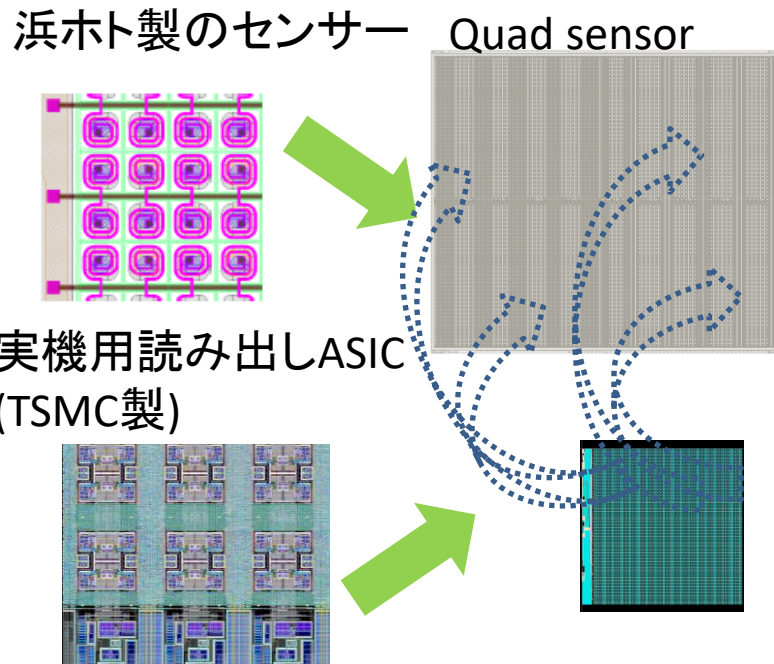
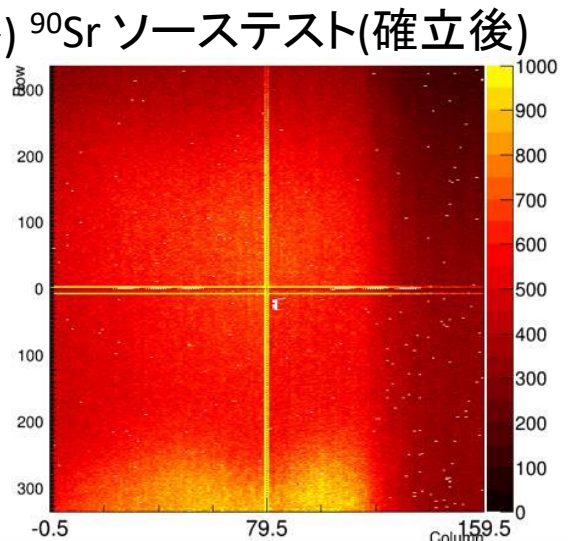
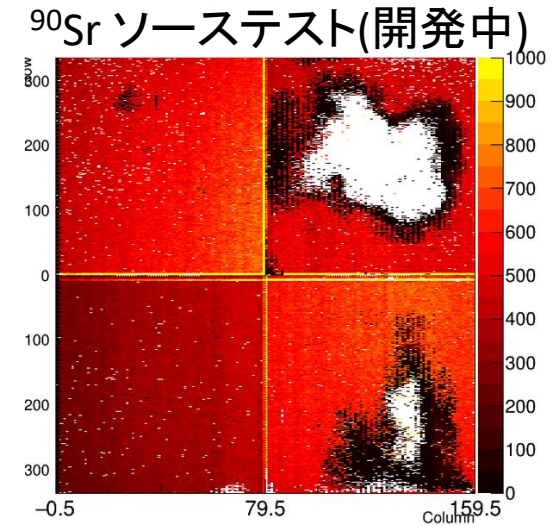
- 5Gbps / ASICの信号
- 400x394 pixel matrix
- 低ノイズ(80-90e)

プレーナタイプピクセルモジュール



内部飛跡検出器のアップグレード

- 日本グループ：ピクセル検出器の開発
 - バレル部3-5層目を中心に開発
 - 高効率なセンサーの開発
 - 読み出しASICとDAQの開発
 - **モジュール化(バンプボンダ)**
 - Flex基板の設計、モジュールとの接着
 - サポートフレームへのインストール



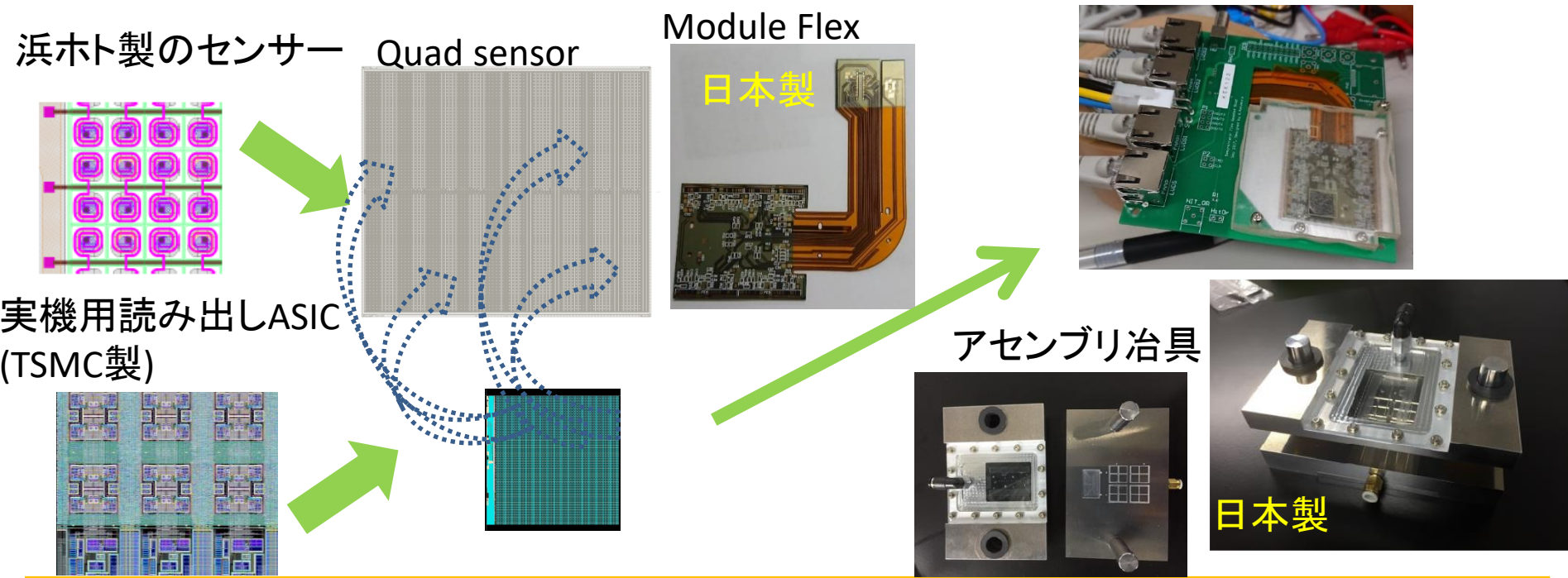
バンプボンディング(浜ホト)
SnAg製のバンプ
フラックス無し
センサー/ASIC
→150um/150um厚
サポートウェファー無し

2016年頃に確立
高い歩留まりで製造可能

内部飛跡検出器のアップグレード

- 日本グループ：ピクセル検出器の開発
 - バレル部3-5層目を中心に開発
 - 高効率なセンサーの開発
 - 読み出しASICとDAQの開発
 - モジュール化(バンプボンド)
 - Flex基板の設計、モジュールとの接着**
 - サポートフレームへのインストール

接着冶具の開発
接着剤の選定
ワイヤーボンディング



内部飛跡検出器のアップグレード

- 日本グループ: ピクセル検出器のアップグレード
- バレル部3-5層目を中心
- 高効率なセンサーの
- 読み出しASICとDAQの
- モジュール化(バンプ
- Flex基板の設計、モシ
- サポートフレームへのインストール



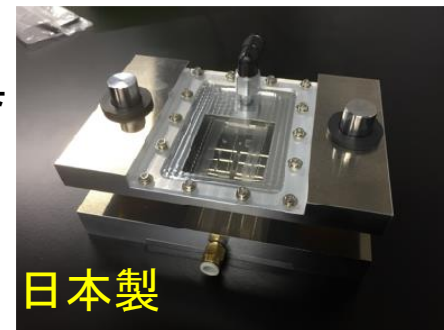
インストール



曲げ



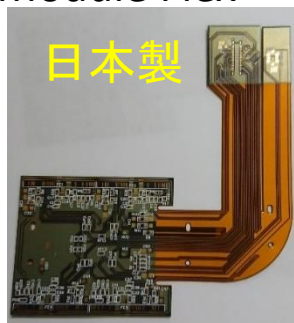
アセンブリ冶具



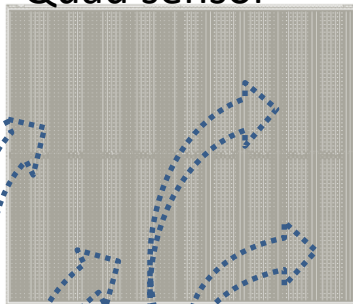
日本製

Module Flex

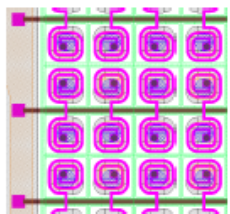
日本製



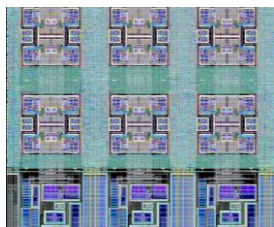
Quad sensor



浜ホト製のセンサー

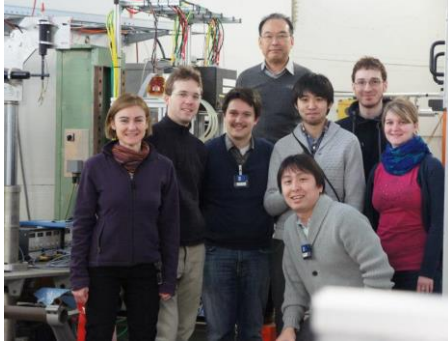


実機用読み出しASIC
(TSMC製)



Group photos @ Testbeam

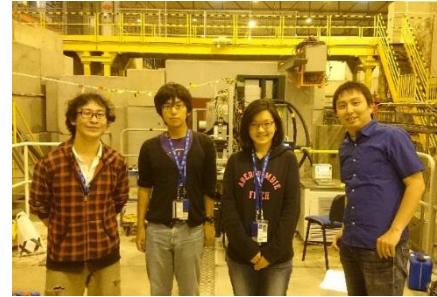
March 2013 DESY Testbeam



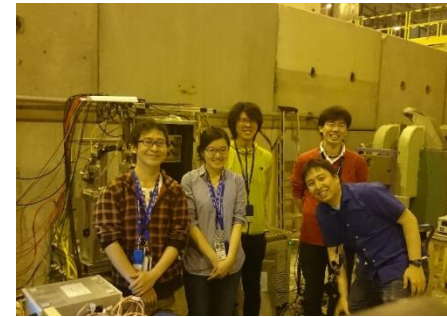
May 2014 SLAC TestBeam



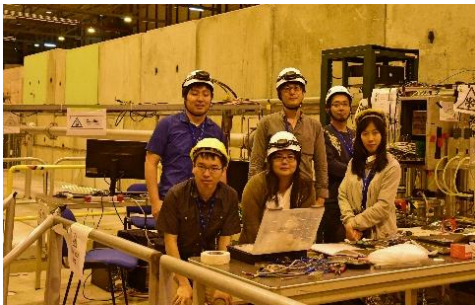
Sep 2015 CERN TestBeam



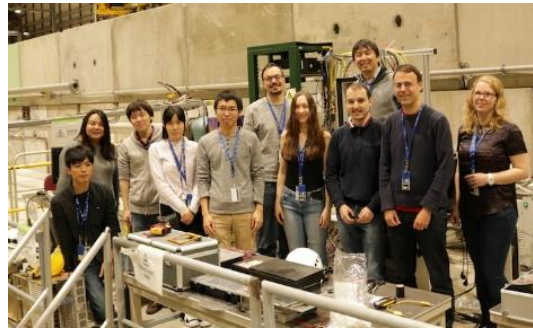
June 2016 CERN TestBeam



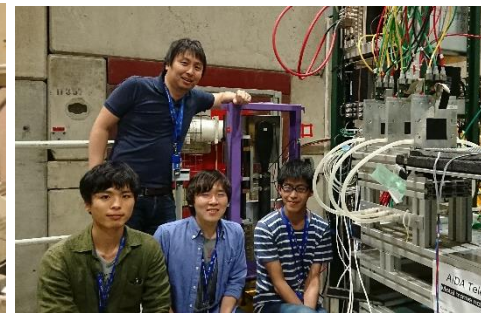
June 2017 CERN TestBeam



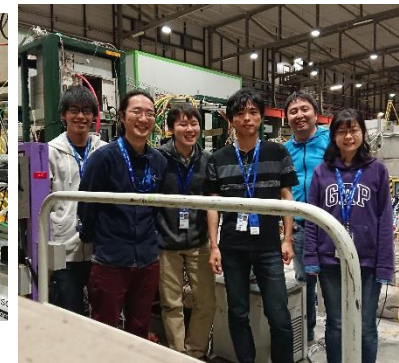
Oct 2017 CERN TestBeam



July 2018 CERN TestBeam



Oct 2018 CERN TestBeam



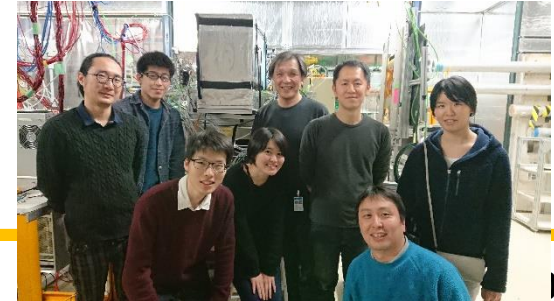
Feb 2017 Fermilab TestBeam



Feb 2018 Fermilab TestBeam



Feb 2019 Fermilab TestBeam



今後の予定

- 2020年度はセンサー・モジュールの事前量産(Pre-Production)で全体の10%の製造
- 2021年度から2.5年間で日本グループは約2000台の検出器を製造予定(これは全3-5層のモジュールの約20%)
 - センサーの製造および検査
 - バンプボンドおよび検査
 - モジュールとFlex基板実装および検査
 - CERNへ出荷(2023年度完了予定)
- その後はCERNで構造体に取り付け、ATLAS検出器に挿入(2026年完了予定)

まとめ

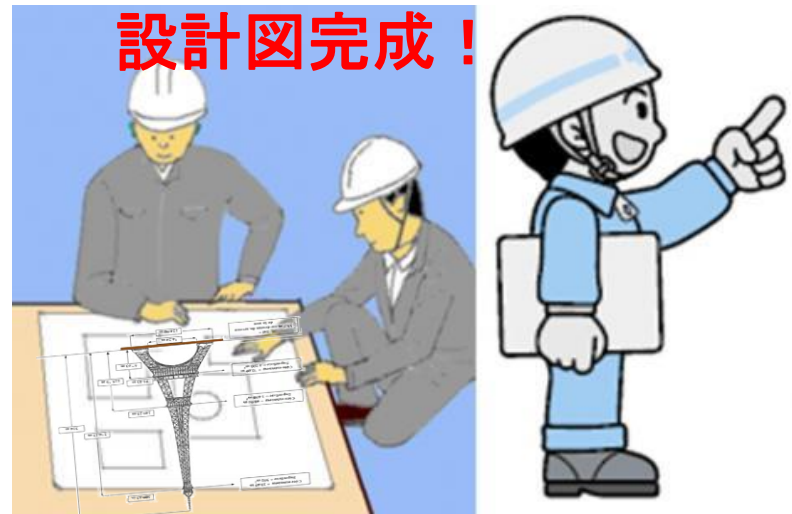
LHC Run2 は成功裏に終了

2018年までに**147fb⁻¹**

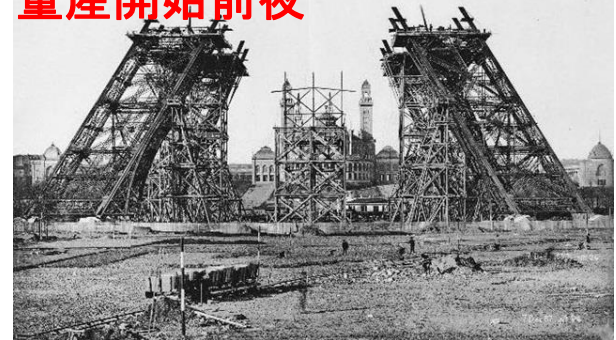
Run3 で新たに**150fb⁻¹** を目指す

HL-LHC のTDRはほぼ完成

量産体制の準備中



量産開始前夜



まとめ

LHC Run2 は成功裏に終了

2018年までに**147fb⁻¹**

Run3 で新たに**150fb⁻¹** を目指す

HL-LHC のTDRはほぼ完成
量産体制の準備中

10年後

BSM
↓

全体像の把握
精密測定

Higgs

設計図完成!



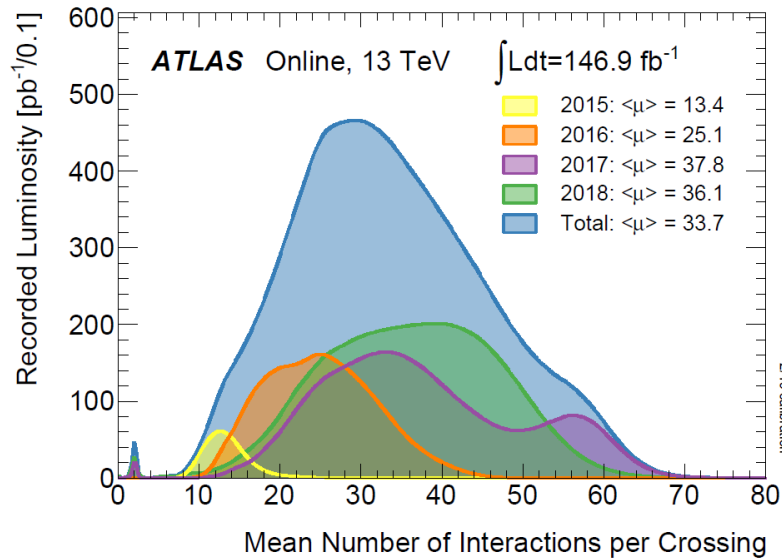
backup

検出器アップグレード

事象あたりの陽子衝突数

現在まで ($2 \times 10^{34} \text{cm}^{-2} \text{s}^{-1}$)

平均10-60 衝突 (デザインは25)



$7 \times 10^{34} \text{cm}^{-2} \text{s}^{-1}$ では？

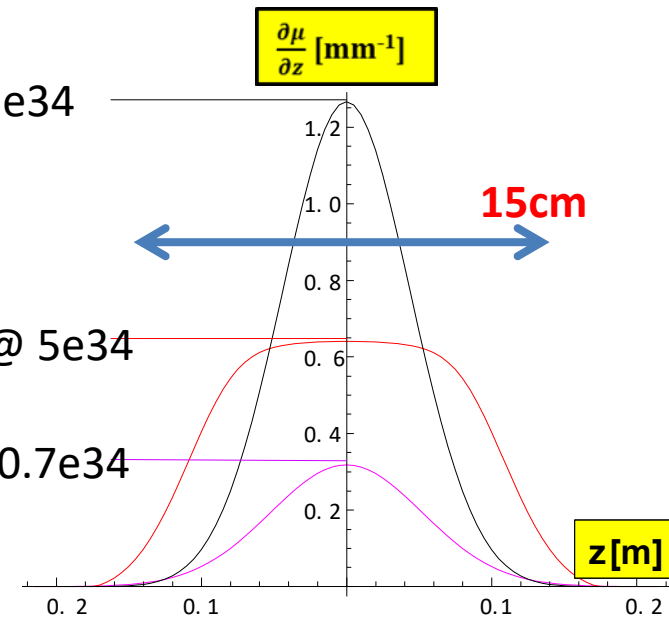
平均140衝突

HL-LHC $\mu=140$ @ 5×10^{34}



HL-LHC++ $\mu=140$ @ 5×10^{34}

現行LHC $\mu=40$ @ 0.7×10^{34}



これを識別する検出器が必要！
特にトラッキングが重要

センサー耐圧

基本的にはBreak down電圧で決まる。

– 浜ホトセンサーは優秀で照射前から1000V耐圧

(ダイシング/裏面処理の技術)

– 他のベンダーはFD+50V程度が関の山放射線損傷によってBreak down電圧は上がる→ $1.3 \times 10^{16} n_{eq}/cm^2$ で1000V出ればよいが...

– ただし、問題にしているのは一桁上 Leak Current 4mA/(3.4cm²)も危険/冷却困難 (2000V 4mA は8W!!)

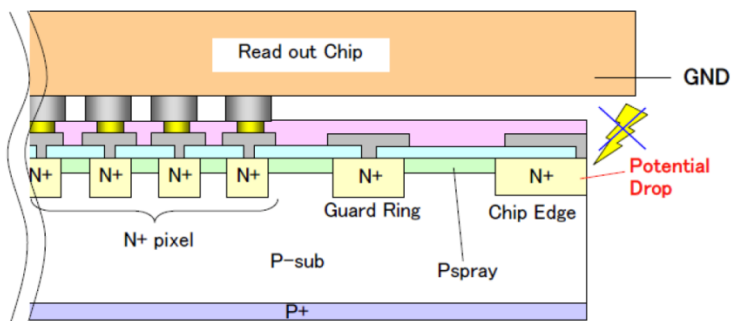
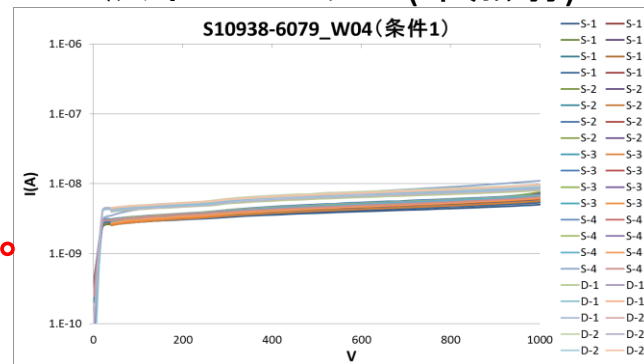
– 1000Vくらいまでに抑えたい。

ハイブリットの場合は放電対策も必要

– ASIC-Sensor間には電位差があって放電の危険がある。

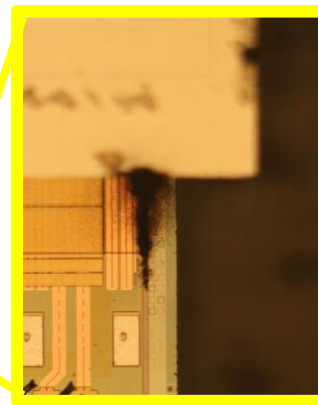
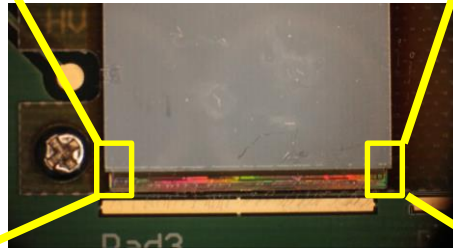
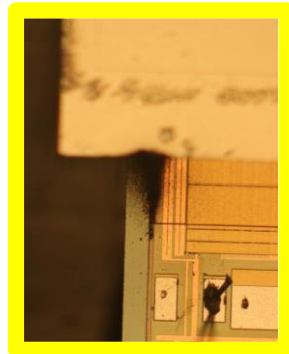
– モノリシックではこの問題はない? →要確認

浜ホトセンサー(未照射)



Sensor

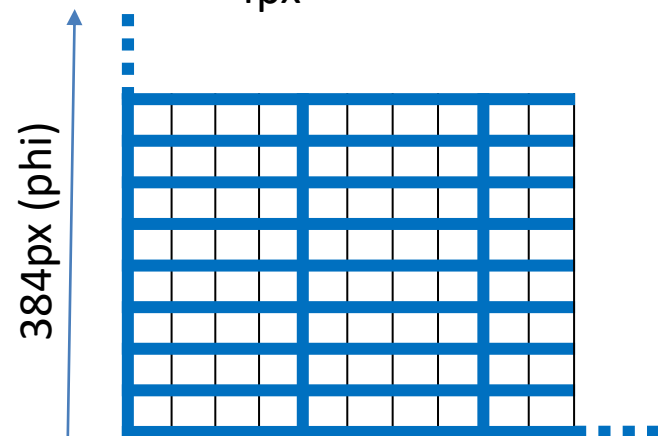
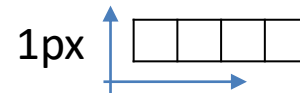
ASIC



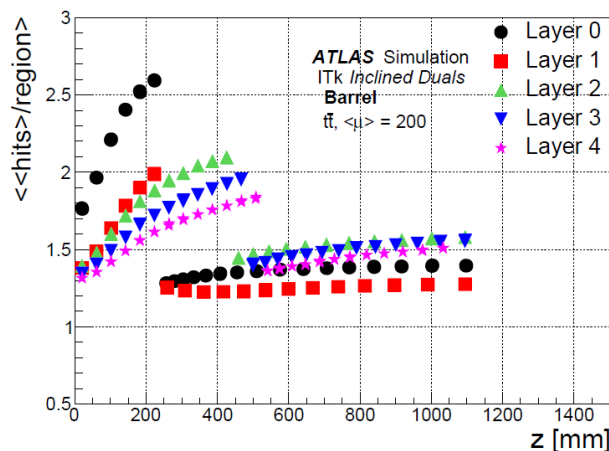
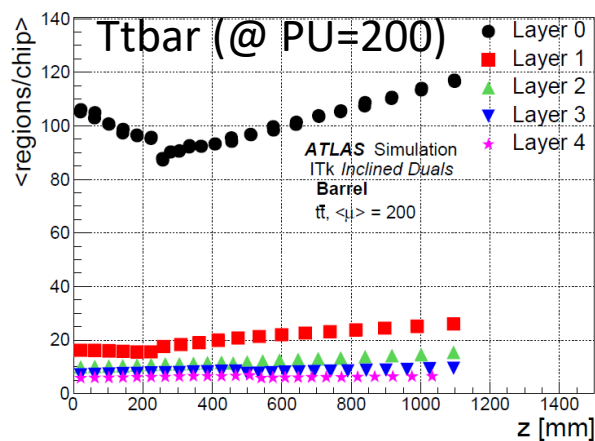
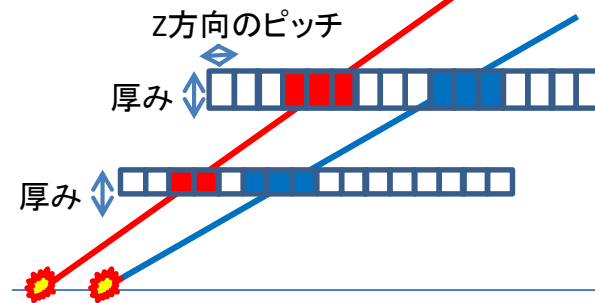
データレート

- データレート / 20mmx20mm (400x384px)
 - ATLAS用ASICは1x4pixでregionを定義して同時に読み出す。
 - 1 region を 32bit で読み出す
 - 16 bit address + 4 x 4 bit ToT
 - Multi-pixel hitはほとんどeta 方向につながっているため。(平均1.6hit/regでお得)
 - Data Rate = reghit/chip * Nbit * f_{trig} * N_{chip}
 - Layer0 : 100 * 32bit * 1MHz ~ **3.2Gbps**
 - Layer3 : 5 * 32bit * 1MHz * 4(quad) ~ **0.6Gbps**

Pixel region

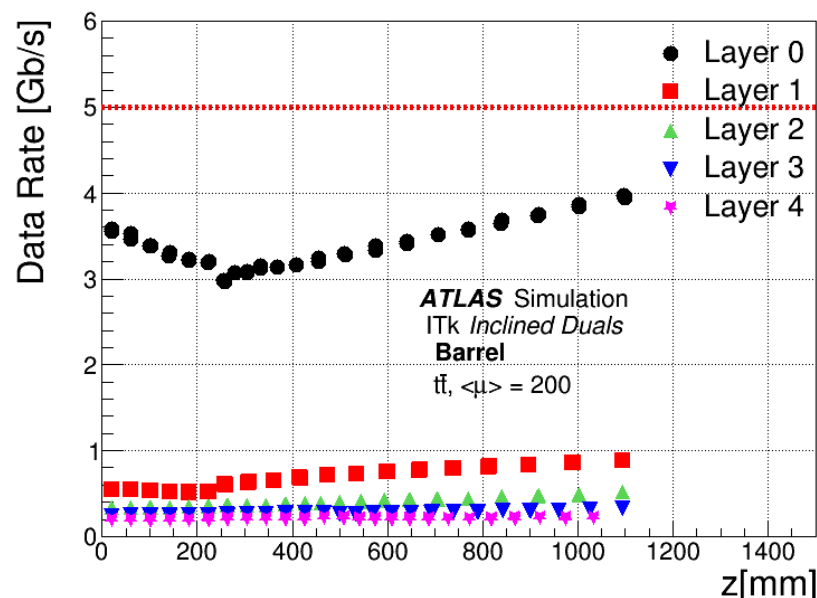


400px (eta) : 100reg



データレート

- HL-LHCなら5Gbpsで十分
- FCC (PU=1000)だと？
 - 分解能が十分高いなら占有率は7倍.
 - ピクセルサイズが小さいと
 - Address のビット数が大
 - 100x384 (16bit=7bit+9bit)
 - 250x1000(20bit=9bit+11bit)
 - Eta 方向のクラスターサイズが大 (2.5倍?)
 - Pixel regionの最適化？
 - トリガーレート？ A few MHz
- ちゃんとシミュレーションする必要あり
 - 今後の課題
 - **最低5-10Gbpsは必要か？**



ATLASのprototype ASIC (RD53A)

→ Aurora protocol で 1.28Gbps x 4 line

